

Convertidor de Potencia Parcial Elevador-Reductor para Aplicaciones de Carga de Vehículo Eléctrico

Jon Anzola García†, Iosu Aizpuru Larrañaga†, Asier Arruti Romero†, Jesus Sergio Artal Sevil♠ y Carlos Bernal Ruiz♠

†Mondragon Unibertsitatea ♠Universidad de Zaragoza

Resumen—En este documento se presentan las arquitecturas avanzadas de convertidores DC-DC basadas en el concepto de Procesado de Potencia Parcial (PPP). Para ello, en primer lugar, se describen las ventajas y desventajas que presentan este tipo de arquitecturas. Después, con el objetivo de compararlas con las actuales arquitecturas, se establecen diversos criterios de comparación que tengan en cuenta diferentes factores como la potencia procesada (tanto activa como no activa), estrés de los componentes y eficiencia, tanto del convertidor como del sistema. A lo largo de la comparativa, en base a una misma topología Dual Active Bridge (DAB), se evalúa una arquitectura convencional enfrentada a una arquitectura avanzada de potencia parcial. Con el objetivo de optimizar la potencia a procesar por el convertidor de potencia parcial, se opta por desarrollar un convertidor elevador-reductor. Por último, a raíz de los resultados obtenidos, se concluye que la arquitectura avanzada es una alternativa eficiente en aplicaciones donde no se requiera aislamiento galvánico.

Palabras Clave— Arquitecturas avanzadas, Convertidores de potencia total, Convertidores de potencia parcial, Convertidor elevador-reductor, Potencia activa, Potencia no-activa, Factor de estrés del componente, DAB

I. INTRODUCCIÓN

Analizando la literatura más reciente entorno al diseño de convertidores de potencia, el concepto PPP ha surgido como una solución atractiva para la reducción del tamaño del convertidor y mejora de la eficiencia de la aplicación. De hecho, hasta la aplicación de este tipo de convertidores, siempre se ha pensado que para alimentar una carga de, por ejemplo, 2kW es necesario hacer uso de un convertidor con una potencia nominal igual o superior a dicha cantidad. En otras palabras, se asume que el convertidor debe procesar el 100% de la potencia consumida por la carga. A este tipo de convertidores se les conoce como “Full Power Converters” (FPCs). Sin embargo, existe otro tipo de convertidores conocidos como “Partial Power Converters” (PPCs), los cuales únicamente procesan un porcentaje reducido de la potencia consumida por la carga. Aunque este tipo de convertidores fueron presentados por primera vez en 1996 para aplicaciones aeroespaciales [1], es ahora, en estos últimos años, cuando más presencia están teniendo en las publicaciones de revistas del entorno de la

electrónica de potencia. Por un lado, en [2],[3] se comparan diferentes arquitecturas avanzadas basadas en el concepto PPP. Por otro lado, los autores de [4],[5] y [6],[7] presentan diferentes prototipos de convertidores tipo PPC para aplicaciones de generación fotovoltaica y estaciones de carga rápida de vehículo eléctrico (VE), respectivamente. Es importante aclarar que el término PPC no contempla la topología del convertidor, sino que su arquitectura, es decir, las conexiones que existan entre la entrada y la salida del convertidor. La principal ventaja de los PPCs es que, debido a que procesan una menor cantidad de potencia (en comparación con los convertidores tipo FPC), las pérdidas derivadas del convertidor disminuyen. En consecuencia, además de mejorar la eficiencia global del sistema, el tamaño del convertidor se ve reducido. Esto es observable en la Figura 1, donde se muestra mediante un diagrama de flujo de potencia la diferencia entre un convertidor FPC y uno PPC. Por un lado, en la Figura 1a se observa como el convertidor procesa el 100% de la potencia que fluye de la entrada a la salida, generando así una determinada cantidad de pérdidas. Sin embargo, por otro lado, la Figura 1b describe el concepto de PPP, el cual se basa en procesar un porcentaje de la potencia consumida en la aplicación. De esta manera, el convertidor tendrá un menor tamaño y las pérdidas que se generarán se verán reducidas. De la misma manera, la eficiencia del sistema (que no la del convertidor) mejorará con respecto a la de una estructura FPC.

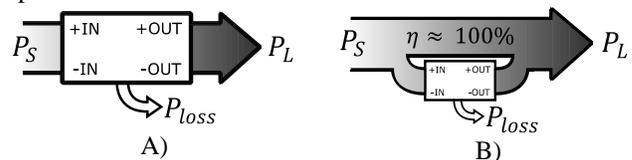


Figura 1. Diagrama del flujo de potencia en un A) Convertidor FPC. B) Convertidor PPC.

Teniendo todo esto en cuenta, el principal objetivo marcado por este documento es desarrollar un convertidor tipo PPC elevador-reductor para la carga rápida de un VE.

Por último, de acuerdo con el objetivo marcado, el presente trabajo se divide en las siguientes secciones. En primer lugar, la sección II presenta y describe un ejemplo de arquitectura avanzada diseñada para procesar un porcentaje de la potencia nominal de la carga. Luego, en la sección III se describen los

factores que se deben de tener en cuenta a la hora de comparar las arquitecturas. La sección IV presenta el caso de estudio y la sección V los resultados de la comparativa entre arquitecturas FPC y PPC. Por último, la sección VI lista las conclusiones obtenidas a partir de la comparativa y la sección VII menciona las líneas de investigación que se proponen a seguir.

II. ARQUITECTURAS BÁSICAS DE CONVERTIDORES DE POTENCIA PARCIAL

Tal y como se ha mencionado en la sección I, el término PPC no se relaciona con la topología del convertidor, sino con las conexiones que existan entre los puertos de entrada y salida del convertidor. Tal y como se observa en la Figura 2a, los FPCs tienen los 2 puertos de entrada conectados a una fuente de tensión (V_S) y los 2 de salida a otra (V_L). En cambio, el PPC de la Figura 2b tiene los puertos de entrada y salida conectados entre sí. A este tipo de PPC se le conoce como tipo “Input-Parallel-Output-Series” (IPOS).

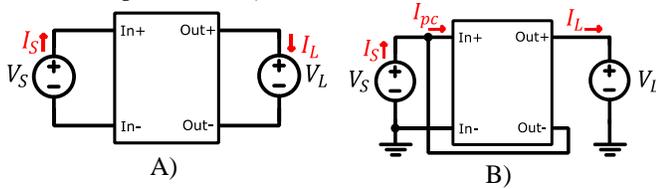


Figura 2. A) Arquitectura tipo FPC. B) Arquitectura PPC tipo IPOS

Tomando como ejemplo la arquitectura de la Figura 2b, y aplicando en ella las leyes de Kirchhoff, se obtienen las ecuaciones (1) y (2). Además, la eficiencia del sistema se puede definir tal y como se muestra en (3).

$$V_S + V_{out} = V_L \quad (1)$$

$$I_S = I_{pc} + I_L \quad (2)$$

$$\eta = \frac{V_L \cdot I_L}{V_S \cdot I_S} \quad (3)$$

Por otro lado, el ratio de potencia procesada por el convertidor (K_{pr}) se define como la división entre la potencia manejada por el convertidor y la potencia de entrada (4).

$$K_{pr} = \frac{P_{conv}}{P_S} = \frac{V_{in} \cdot I_{pc}}{V_S \cdot I_S} \quad (4)$$

Aplicando las ecuaciones (1), (2) y (3) dentro de (4), es posible obtener la curva de K_{pr} de una arquitectura IPOS en función de la ganancia estática de tensión ($G_V = V_L/V_S$) (5).

$$K_{prIPOS} = 1 - \frac{\eta}{G_V} \quad (5)$$

Aplicando el mismo procedimiento para la arquitectura FPC de la Figura 2a, se obtendrían las ecuaciones de la Tabla 1.

Tabla 1. Ratios de potencia activa procesada por las arquitecturas de la Figura 2.

	FPC	IPOS
K_{pr}	1	$1 - \frac{\eta}{G_V}$

Las ecuaciones de la Tabla 1 se muestran en la Figura 3.

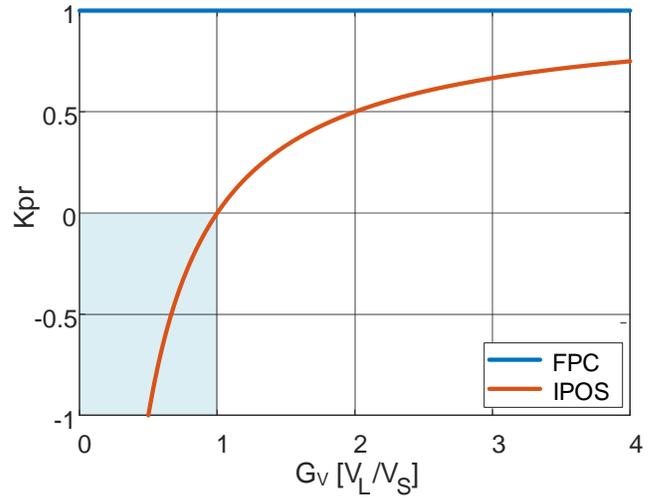


Figura 3. Ratio de potencia activa procesada en función de la ganancia estática de tensión.

En base a la Figura 3 es posible observar claramente la diferencia que existe entre un convertidor FPC y otro PPC. Por un lado, el ratio de potencia de un FPC es siempre del 100% sin importar la ganancia estática de la tensión. Por otro lado, en el caso de un PPC tipo IPOS, se observa que cuanto más cerca de 1 se encuentre el valor de G_V , menor cantidad de potencia tendrá que procesar el convertidor en comparación con la suministrada por la fuente. Sin embargo, también es importante tener en cuenta que cuando se trate de una aplicación de disminución del nivel de tensión ($G_V < 1$), la tensión V_{out} de la Figura 2b deberá de ser negativa. En consecuencia, el convertidor tendrá que ser capaz de invertir la polaridad de la tensión mencionada y manejar el flujo de la potencia del convertidor en la otra dirección [8], zona sombreada de la Figura 3.

III. PARÁMETROS DE COMPARACIÓN ENTRE ARQUITECTURAS

Para poder comparar diferentes factores que afectan en el comportamiento de un convertidor se ha optado por dividir en 3 partes la presente sección: (i) potencia activa y no activa procesada por el convertidor, (ii) factor de estrés del componente y (iii) eficiencia del convertidor y eficiencia global del sistema.

A. Potencia procesada por el convertidor

De acuerdo con la definición dada por IEEE [9], durante el régimen permanente de un convertidor DC-DC, la energía procesada por componentes de almacenamiento (condensadores e inductores) que no es transferida de la fuente a la carga es considerada como flujo de potencia no activa (N). No confundir con potencia reactiva (Q). Teniendo esto en cuenta, se comparará no sólo la potencia activa procesada por el convertidor, sino que también la potencia no activa. La potencia no activa se considera como aquella que no resulta en potencia activa a ninguna frecuencia [8],[10] y que, a su vez, es un reflejo del tamaño de los componentes magnéticos y condensadores. Por lo tanto, los principales componentes que consumen potencia no activa son las inductancias y los condensadores, ver (6),(7).

$$N_L = \frac{2 \cdot \Delta E_L}{T_s} = \frac{2 \cdot \int_0^{D \cdot T_s} |v_L(t) \cdot i_L(t)| dt}{T_s} \quad (6)$$

$$N_C = \frac{2 \cdot \Delta E_C}{T_s} = \frac{2 \cdot \int_0^{D \cdot T_s} |v_C(t) \cdot i_C(t)| dt}{T_s} \quad (7)$$

Donde, T_s es el periodo de conmutación, D es el ciclo de trabajo y $v_{L-c}(t)$ e $i_{L-c}(t)$ son los valores de la tensión y corriente de la inductancia y del condensador.

Después, se ha de calcular la potencia no activa de entrada y salida del convertidor (8),(9).

$$N_{in} = \sqrt{S_S^2 - P_S^2} \quad (8)$$

$$N_{out} = \sqrt{S_L^2 - P_L^2} \quad (9)$$

Donde S_S y S_L son la potencia aparente en la fuente y la carga, respectivamente.

Finalmente, la potencia no activa total procesada por el convertidor es el resultado de la suma de la anteriores potencias (10).

$$N_{total} = N_L + N_C + N_{in} + N_{out} \quad (10)$$

B. Factor de estrés del componente

Otro parámetro importante a la hora de comparar el comportamiento de diferentes convertidores es el factor de estrés del componente ("Component Stress Factor", CSF) [11]. Este método cuantifica el estrés que sufren los componentes del convertidor y es útil para medir el comportamiento del convertidor. En primer lugar, los cálculos se dividen en 3 grupos: semiconductores (SCSF), bobinas (WCSF) y condensadores (CCSF), descritos en las ecuaciones (11)-(13) respectivamente.

$$SCSF_i = \frac{V_{max}^2 \cdot I_{rms}^2}{P_S^2} \quad (11)$$

$$WCSF_i = \frac{\widehat{V}_{max}^2 \cdot I_{rms}^2}{P_S^2} \quad (12)$$

$$CCSF_i = \frac{V_{pk}^2 \cdot I_{rms}^2}{P_S^2} \quad (13)$$

Donde,

- V_{max} para SCSF representa la máxima tensión que soportará el semiconductor en régimen permanente.
- \widehat{V}_{max} para WCSF representa el máximo de la tensión media de la bobina.
- V_{pk} para CCSF representa el pico máximo de tensión del condensador.

C. Eficiencia del convertidor y eficiencia del sistema

Por último, se calculará la eficiencia del convertidor de potencia y del sistema. En el caso de un convertidor FPC, ambas eficiencias obtienen el mismo valor. Sin embargo, en el caso de un PPC, la eficiencia del sistema será más elevada que la del convertidor. Para este cálculo, se aplicarán las ecuaciones (14) y (15), que corresponden a las eficiencias del convertidor y sistema, respectivamente.

$$\eta_{convertidor} = \frac{P_{out}}{P_{in}} \cdot 100 = \frac{V_{out} \cdot I_{out}}{V_{in} \cdot I_{in}} \cdot 100 \quad (14)$$

$$\eta_{sistema} = \frac{P_L}{P_S} \cdot 100 = \frac{V_L \cdot I_L}{V_S \cdot I_S} \cdot 100 \quad (15)$$

Por último, la ecuación (16) muestra la relación entre ambas eficiencias.

$$\eta_{sistema} = 1 - K_{pr} \cdot (1 - \eta_{convertidor}) \quad (16)$$

IV. CASO DE ESTUDIO

Una vez definidos los parámetros y términos de comparación, queda definir el caso de estudio. Para ello, a través del software MATLAB® Simulink, se han simulado dos arquitecturas: una FPC (Figura 4a) y una PPC tipo IPOS (Figura 4b). En relación con la topología aplicada dentro del convertidor, se ha optado por implementar un Dual Active Bridge (DAB) por los siguientes motivos:

- Ofrece aislamiento galvánico necesario para evitar el corto-circuito de V_S .
- Gran rango de trabajo de niveles de tensión, siempre que trabaje dentro del rango zero voltage switching (ZVS).
- Simplicidad en el control mediante Phase Shift Modulation (PSM). De esta manera, cuando el convertidor esté en modo reductor (zona sombreada de la Figura 3), será muy sencillo revertir el flujo de potencia regulando el desfase de las señales del control PSM.

Tal y como se puede observar en la Figura 4b, se han añadido 4 semiconductores más para poder invertir la tensión V_{out} . Esto último es necesario para poder trabajar en modo reductor.

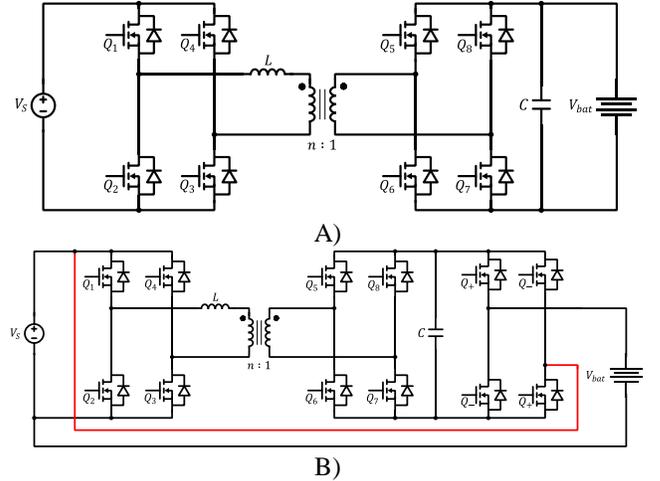


Figura 4 Esquema eléctrico simplificado de A) un DAB-FPC. B) un DAB + unfolder PPC tipo IPOS.

Por otro lado, la Tabla 2 muestra los valores de los parámetros de simulación de la Figura 4. Dichos valores buscan asemejarse a una aplicación de carga rápida de VE, donde el convertidor en cuestión se ubica entre el bus DC de la estación de carga y el vehículo a cargar [12].

Tabla 2. Parámetros de diseño de los convertidores de la Figura 4.

Parámetro	Valor	
	FPC	PPC
V_S	350 V	
V_{bat}	290 V ÷ 400 V	
P_{bat}	100 kW	
f_{sw}	10 kHz	
n	1	7
L	17.5 μ H	122.5 μ H

Por último, la Figura 5 muestra la evolución de la tensión y potencia de la aplicación durante el proceso de carga. El eje horizontal se corresponde con el valor de estado de carga o “State of Charge” (SOC).

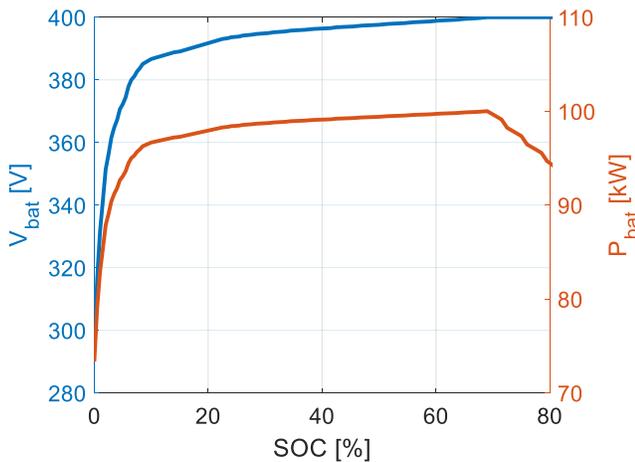


Figura 5. Tensión y potencia del sistema de almacenamiento durante el periodo de carga.

V. RESULTADOS

Después de haber definido los parámetros de comparación y el caso de estudio, en la presente sección se muestran los resultados obtenidos.

A. Potencia procesada

Este apartado se divide en dos: potencia activa y no activa.

1) Potencia activa

El ratio de potencia activa procesada por el convertidor FPC durante todo el periodo de carga es del 100%. Sin embargo, analizando la Figura 6, se observa como haciendo uso de un convertidor PPC el valor de K_{pr} se reduce hasta llegar al 18%. Este valor irá variando a lo largo de la carga del VE, ya que depende directamente del salto de tensión entre el bus DC y la batería del VE. En la Figura 6 se comparan los resultados obtenidos a partir de las simulaciones con la ecuación correspondiente de la arquitectura IPOS (5).

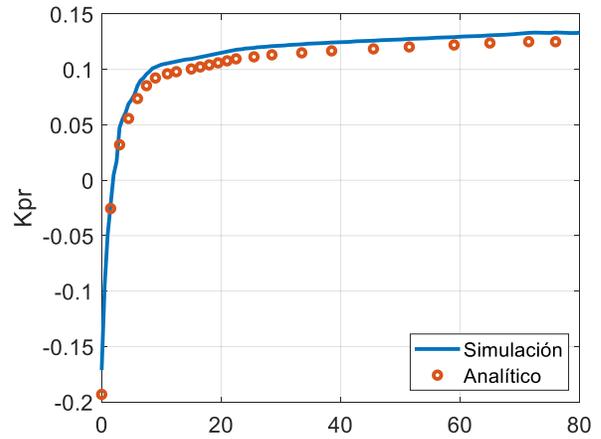


Figura 6. Potencia activa procesada por el convertidor PPC tipo IPOS.

2) Potencia noactiva

En relación con la potencia no-activa procesada por cada uno de los convertidores, la Figura 7 muestra los resultados del convertidor tipo FPC.

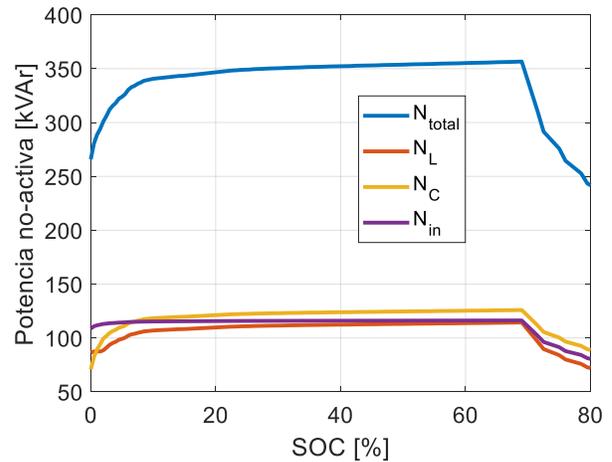


Figura 7 Potencia no-activa procesada por el convertidor FPC.

Por otro lado, la Figura 8 muestra los resultados obtenidos de potencia no activa procesada por el convertidor PPC. Claramente, el convertidor PPC vuelve a demostrar unos resultados de potencia procesada inferiores al de un convertidor FPC. En este caso, llegan a ser hasta 10 veces menores. Analizando la Figura 8, se observa una considerable bajada y posterior subida de la potencia no activa procesada por el convertidor en los momentos iniciales de la carga. Este comportamiento está directamente relacionado con la Figura 6, donde la potencia activa procesada por el convertidor sufre enormes variaciones en los principales puntos de carga del VE.

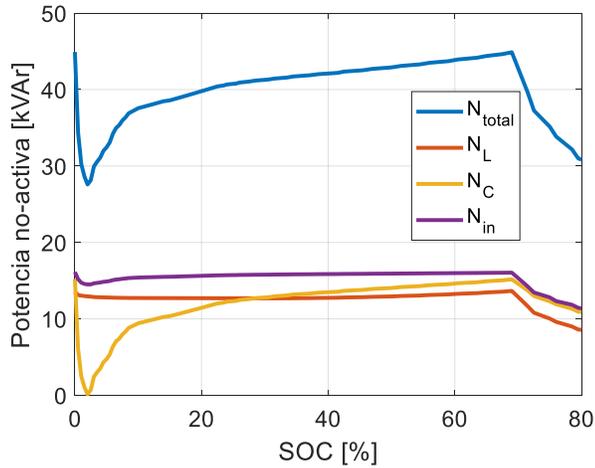


Figura 8. Potencia no-activa procesada por el convertidor PPC tipo IPOS.

B. Factor de estrés del componente

Con la intención de observar el estrés que sufrirían los componentes dentro del convertidor, la Figura 9, Figura 10 y Figura 11 muestran los resultados obtenidos a partir de las ecuaciones (11)-(13). Teniendo en cuenta la Figura 4, los componentes a analizar son los siguientes:

- FPC: 8 semiconductores ($Q_1 \div Q_8$), una bobina y un condensador.
- PPC: 12 semiconductores ($Q_1 \div Q_{12}$), una bobina y un condensador.

En este caso, los componentes que más sufren en ambas arquitecturas son los semiconductores (Figura 9). Sin embargo, comparando los valores obtenidos para las arquitecturas FPC y PPC, se observa que la escala es notablemente inferior en el segundo caso. Por otro lado, observando la curva obtenida para el PPC, se puede ver como el factor de estrés aumenta a lo largo de la carga de la batería hasta llegar a un SOC del 70%. Esto puede deberse por dos motivos: el aumento de potencia (Figura 5) y la variación de K_{pr} (Figura 6) a lo largo de la carga.

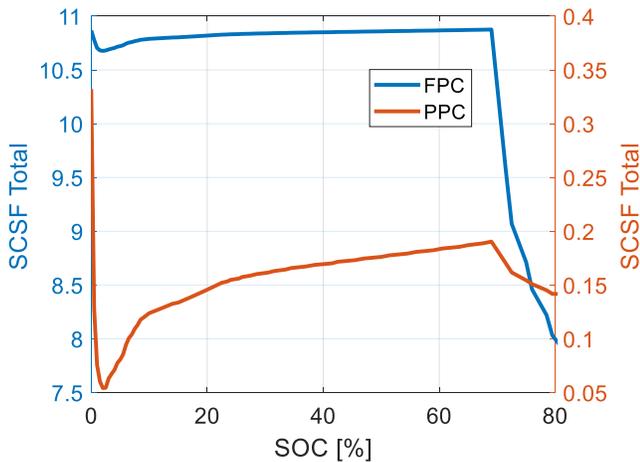


Figura 9 Factor de estrés de los semiconductores aplicados en las arquitecturas de la Figura 4.

Los siguientes componentes que más estrés sufren son los condensadores (Figura 10). Una vez más, el factor de estrés del PPC es claramente inferior al del FPC. Al igual que con los semiconductores, la Figura 10 también muestra aumentos en el estrés de los condensadores hasta llegar a un SOC del 70%.

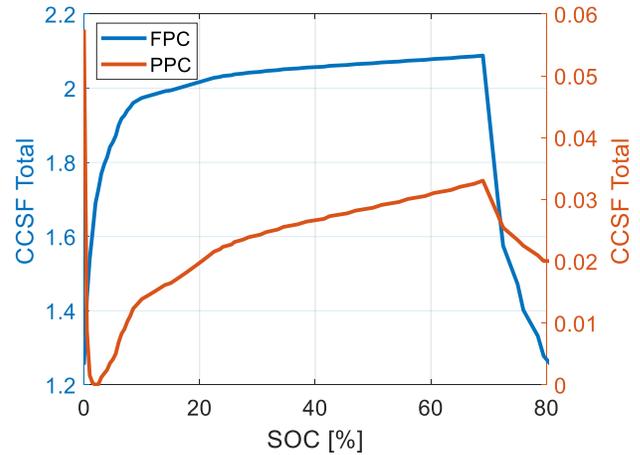


Figura 10 Factor de estrés de los condensadores aplicados en las arquitecturas de la Figura 4.

Por último, se encuentra el factor de estrés las inductancias (Figura 11). En este caso, el PPC sigue obteniendo mejores resultados que el FPC, pero en comparación con las curvas de los semiconductores y los condensadores, no se observan grandes variaciones en el estrés de las inductancias.

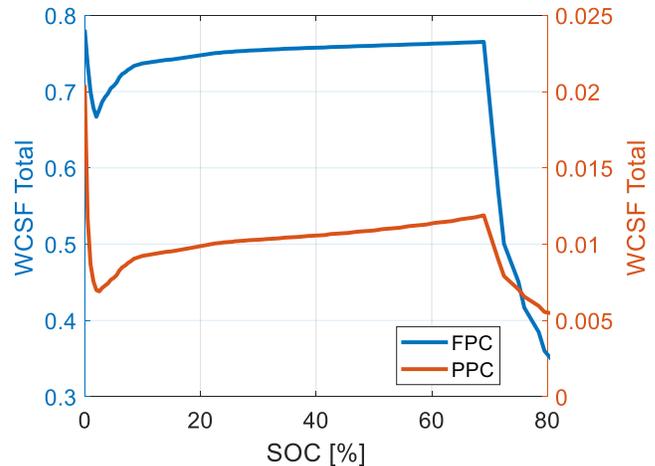


Figura 11 Factor de estrés de las inductancias aplicadas en las arquitecturas de la Figura 4.

C. Eficiencia del sistema

Para terminar con la comparativa, la Figura 12 enfrenta las eficiencias logradas por cada una de las arquitecturas a lo largo de la carga del VE. Tal y como se puede observar, el PPC muestra eficiencias superiores al FPC durante todo el rango de trabajo.

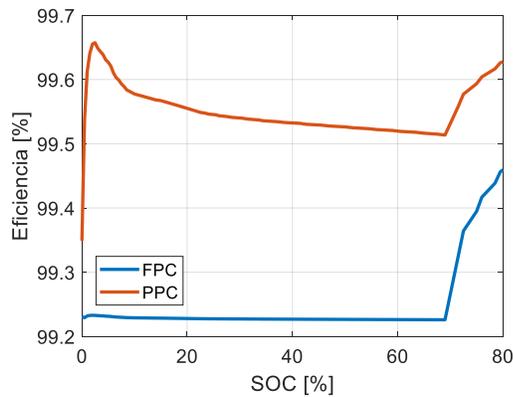


Figura 12 Comparativa de eficiencia entre la arquitectura FPC y la arquitectura PPC tipo IPOS.

Finalmente, con el objetivo de ver el efecto de una arquitectura PPC en la eficiencia del sistema, la Figura 13 compara las dos eficiencias que existen dentro de una arquitectura PPC: $\eta_{sistema}$ y $\eta_{convertidor}$ (14), (15). Tal y como se puede observar, la eficiencia del convertidor decrece hasta casi un 30% con valores bajos de SOC. Sin embargo, en tales puntos de trabajo, el valor de K_{pr} es muy bajo (Figura 6) y, por lo tanto, la eficiencia del sistema no se ve afectada.

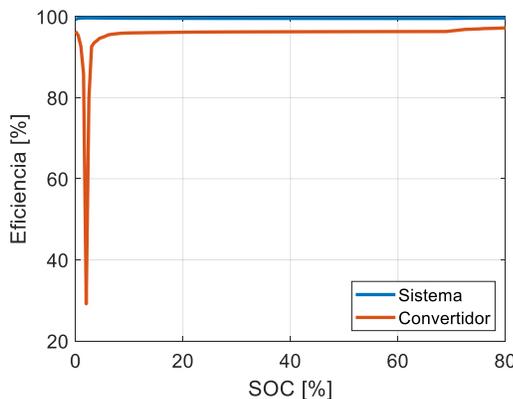


Figura 13. Eficiencia del convertidor y del sistema aplicando la arquitectura PPC tipo IPOS.

VI. CONCLUSIONES

En el presente documento se han analizado 2 arquitecturas diferentes para una misma aplicación de carga de VE: FPC y PPC tipo IPOS. Ambas arquitecturas hacen uso de un convertidor DAB para la etapa de conversión, aunque con diferentes diseños de n y L (optimizados para cada caso).

En primer lugar, las comparativas en torno a la potencia procesada (tanto activa como no activa) concluyen que la arquitectura PPC tipo IPOS requerirá de un dimensionamiento de menor tamaño debido a la reducción del 80% de potencia procesada. Además, esta ventaja se ve aún más beneficiada cuanto menor sea la ganancia estática de tensión. En segundo lugar, en relación al factor de estrés de los componentes, los valores obtenidos en una arquitectura PPC tipo IPOS son notablemente inferiores al de una arquitectura FPC. De esta manera, es posible implementar componentes de menor dimensión tanto de corriente como de tensión. Por último, los

resultados relacionados con la eficiencia del convertidor y la eficiencia global del sistema confirman que debido a la reducción de potencia procesada por el convertidor en arquitecturas PPC, la eficiencia global de la aplicación mejora. De hecho, aunque el número de componentes se ve aumentado, la eficiencia del sistema ha mejorado frente a la de un FPC.

En conclusión, si en la aplicación de carga de VE no es necesario un aislamiento galvánico, la arquitectura PPC tipo IPOS ofrece una solución de menor tamaño (menor potencia procesada) y con menores pérdidas (mejor eficiencia).

VII. LÍNEAS FUTURAS

En la presente sección se listan las propuestas de líneas futuras a investigar en torno a convertidores de potencia parcial.

- Desarrollar un prototipo de PPC que confirme los resultados de las simulaciones.
- Debido al rango de trabajo de tensiones del convertidor PPC, sería recomendable desarrollar un estudio que optimice los valores de n y L .

REFERENCIAS

- [1] R. M. Button, "Advanced photovoltaic array regulator module," in *Proceedings of the Intersociety Energy Conversion Engineering Conference*, 1996, vol. 1, pp. 519–524.
- [2] J. Zhao, K. Yeates, and Y. Han, "Analysis of High Efficiency DC / DC Converter Processing Partial Input / Output Power," *2013 IEEE 14th Work. Control Model. Power Electron.*, pp. 1–8, 2013.
- [3] J. W. Zapata, S. Kouro, G. Carrasco, H. Renaudineau, and T. A. Meynard, "Analysis of Partial Power DC-DC Converters for Two-Stage Photovoltaic Systems," *IEEE J. Emerg. Sel. Top. Power Electron.*, no. May, 2018.
- [4] J. W. Zapata, H. Renaudineau, S. Kouro, M. A. Perez, and T. A. Meynard, "Partial power DC-DC converter for photovoltaic microinverters," *IECON Proc. (Industrial Electron. Conf.)*, pp. 6740–6745, 2016.
- [5] J. W. Zapata, S. Kouro, G. Carrasco, and T. A. Meynard, "Step-down partial power DC-DC converters for two-stage photovoltaic string inverters," *Electron.*, vol. 8, no. 1, p. 87, 2019.
- [6] J. Rojas, H. Renaudineau, S. Kouro, and S. Rivera, "Partial power DC-DC converter for electric vehicle fast charging stations," *Proc. IECON 2017 - 43rd Annu. Conf. IEEE Ind. Electron. Soc.*, vol. 2017-Janua, pp. 5274–5279, 2017.
- [7] V. M. Iyer, S. Guler, G. Gohil, and S. Bhattacharya, "Extreme fast charging station architecture for electric vehicles with partial power processing," *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, vol. 2018-March, pp. 659–665, 2018.
- [8] J. R. R. Zientarski, M. L. Da Silva Martins, J. R. Pinheiro, and H. L. Hey, "Series-Connected Partial-Power Converters Applied to PV Systems: A Design Approach Based on Step-Up/Down Voltage Regulation Range," *IEEE Trans. Power Electron.*, vol. 33, no. 9, pp. 7622–7633, 2017.
- [9] IEEE, "IEEE Standard Definitions for the Measurements of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced or Unbalanced Conditions," *IEEE Std 1459-2010 (Revision IEEE Std 1459-2000)*, vol. 19 March, pp. 1–50, 2010.
- [10] J. R. R. Zientarski, J. R. Pinheiro, M. L. D. S. Martins, and H. L. Hey, "Understanding the partial power processing concept: A case-study of buck-boost dc/dc series regulator," in *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference, COBEP/SPEC 2016*, 2015, no. 1.
- [11] R. Pittini, M. C. Mira, Z. Zhang, A. Knott, and M. A. E. Andersen, "Analysis and Comparison Based on Component Stress Factor of Dual Active Bridge and Isolated Full Bridge Boost Converters for Bidirectional Fuel Cells Systems," 2014.
- [12] J. Francfort, S. Salisbury, J. Smart, T. Garetson, and D. Karner, "Considerations for Corridor and Community DC Fast Charging Complex System Design," *Inl*, no. May, 2017.