

# Análisis de Arquitecturas de Potencia Parcial para Aplicaciones de Corriente Continua

Jon Anzola García †, Iosu Aizpuru Larrañaga †, Erik Gayalde Perez †, Antxon Arrizabalaga Etxezarreta †, Mikel Mazuela Larrañaga †, Iván Sanz Gorrachategui ♣, Carlos Bernal Ruiz ♣, Estanis Oyarbide Usabiaga ♣ y Jesus Sergio Artal Sevilla ♣

†Mondragon Unibertsitatea ♣Universidad de Zaragoza

**Resumen**—En este documento se analizan arquitecturas avanzadas de convertidores DC-DC que buscan reducir la potencia a manejar por estos mismos. Para ello, en primer lugar, se describen las ventajas y desventajas que presentan este tipo de arquitecturas. Después, con el objetivo de compararlas con las actuales arquitecturas, se definen criterios de comparación que tengan en cuenta diferentes factores como la potencia manejada (tanto activa como no activa), estrés de los componentes y eficiencia del sistema. A lo largo de la comparativa, en base a una misma topología, se evalúa una arquitectura convencional enfrentada a una arquitectura avanzada de potencia parcial. Para terminar, a raíz de los resultados obtenidos, se concluye que la arquitectura avanzada es una alternativa eficiente en aplicaciones donde no se requiera aislamiento galvánico.

**Palabras Clave**— Arquitecturas avanzadas, Convertidores de potencia total, Convertidores de potencia parcial, Potencia diferencial, Potencia activa, Potencia no-activa, Factor de estrés del componente

## I. INTRODUCCIÓN

EL aumento constante del consumo energético que se está viviendo en los últimos años [1] ha provocado la necesidad de avanzar en el sector de la electrónica de potencia. Además, si a esto se le suma la inminente entrada del vehículo eléctrico (VE) en la red eléctrica [2], el desarrollo de nuevas tecnologías que mejoren la eficiencia de este tipo de aplicaciones es vital para poder obtener una solución real y competitiva ante las actuales fuentes de energía mediante la quema de combustibles fósiles. Por este motivo, diversos estudios han optado por investigar acerca de arquitecturas avanzadas aplicadas en convertidores de potencia. Hasta ahora, se ha pensado que para alimentar una carga de, por ejemplo, 2kW era necesario hacer uso de un convertidor con una potencia nominal igual o superior a dicha cantidad. En otras palabras, el convertidor debía procesar el 100% de la potencia consumida por la carga. A este tipo de convertidores se les conoce como “Full Power Converters” (FPCs). Sin embargo, en los últimos años se han publicado diversos artículos en los que se presentan convertidores que únicamente procesan un porcentaje de la potencia nominal de la carga. Por un lado, en [3] se presenta una arquitectura de procesamiento parcial de potencia para aplicaciones de almacenamiento de energía. Por otro lado, los

autores de [4] presentan un convertidor de potencia parcial aplicable en estaciones de carga rápida de VE. A este tipo de convertidores se les denomina como “Partial Power Converters” (PPCs). El término PPC no contempla la topología del convertidor, sino que su arquitectura, es decir, las conexiones que existan entre la entrada y la salida del convertidor. La principal ventaja de los PPCs es que, debido a que procesan una menor cantidad de potencia (en comparación con los convertidores tipo FPC), las pérdidas derivadas del convertidor disminuyen. En consecuencia, además de mejorar la eficiencia global del sistema, el tamaño del convertidor se ve reducido. Esto es observable en la Figura 1, donde se muestra mediante un diagrama de flujo de potencia la diferencia entre un convertidor FPC y uno PPC. Por un lado, en la Figura 1a se observa como el convertidor maneja el 100% de la potencia que fluye de la entrada a la salida, generando así una determinada cantidad de pérdidas. Sin embargo, por otro lado, la Figura 1b describe el concepto de PPC, el cual se basa en manejar un porcentaje de la potencia consumida en la aplicación. De esta manera, el convertidor tendrá un menor tamaño y las pérdidas que se generarán se verán reducidas. De la misma manera, la eficiencia del sistema (que no la del convertidor) mejorará con respecto a la de una estructura FPC.

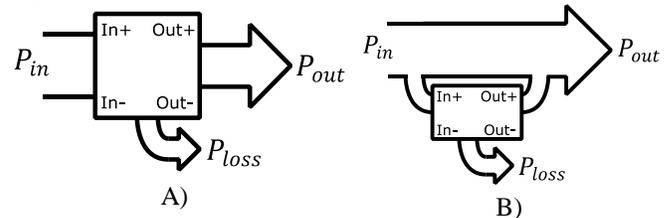


Figura 1. Diagrama del flujo de potencia en un A) Convertidor FPC. B) Convertidor PPC.

Teniendo todo esto en cuenta, los principales objetivos marcados para este documento son:

1. Analizar las ventajas y desventajas de las arquitecturas avanzadas de convertidores de potencia parcial.
2. Desarrollar una comparativa exhaustiva que enfrente una arquitectura tipo FPC y otra de tipo PPC.

Por último, de acuerdo con los objetivos marcados, el presente trabajo se divide en las siguientes secciones. En primer lugar, la sección II presenta y describe una serie de arquitecturas avanzadas diseñadas para manejar un porcentaje de la potencia

nominal de la carga. Luego, en la sección III se describen los factores que se deben de tener en cuenta a la hora de comparar las arquitecturas: potencia manejada (tanto activa como no activa), factor de estrés del componente y eficiencia del sistema. La sección IV presenta el caso de estudio y los resultados de la comparativa entre arquitecturas FPC y PPC de corriente continua. Por último, la sección V lista las conclusiones obtenidas a partir de la comparativa y la sección VI menciona las líneas de investigación que se proponen a seguir.

## II. ARQUITECTURAS BÁSICAS DE CONVERTIDORES DE POTENCIA PARCIAL

Tal y como se ha mencionado en la sección I, el término PPC no se relaciona con la topología del convertidor, sino con las conexiones que existan entre los puertos de entrada y salida del convertidor. Tal y como se observa en la Figura 2a, los FPCs tienen los 2 puertos de entrada conectados a una fuente de tensión ( $V_1$ ) y los 2 de salida a otra ( $V_2$ ). En cambio, los PPCs de la Figura 2b, Figura 2c y Figura 2d tienen sus puertos de entrada y salida conectados entre sí de diferentes maneras. El PPC de la Figura 2b se conoce como tipo “Input-Parallel-Output-Series” (IPOS), y el PPC de la Figura 2c se conoce como tipo “Input-Series-Output-Parallel” (ISOP). Por último, el PPC de la Figura 2d se asemeja al IPOS de la Figura 2b pero con sus conexiones invertidas.

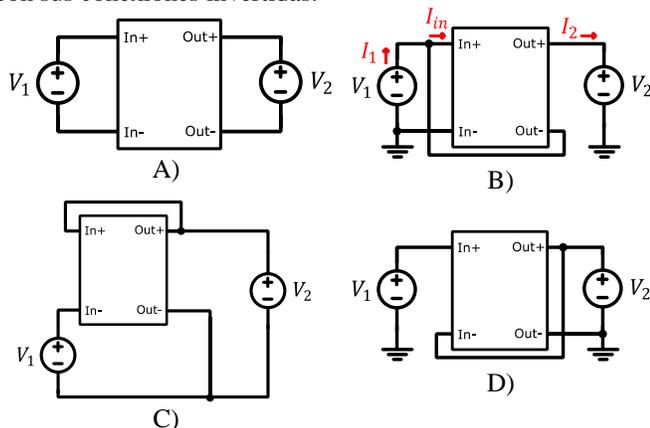


Figura 2. A) Arquitectura tipo FPC. B) Arquitectura PPC tipo IPOS. C) Arquitectura PPC tipo ISOP. D) Arquitectura PPC tipo IPOS invertida.

Tomando como ejemplo la arquitectura de la Figura 2b, y aplicando en ella las leyes de Kirchhoff, se obtienen las ecuaciones ( 1 ) y ( 2 ). Además, la eficiencia del sistema se puede definir tal y como se muestra en ( 3 ).

$$V_1 + V_{out} = V_2 \quad (1)$$

$$I_1 = I_{in} + I_2 \quad (2)$$

$$\eta = \frac{V_2 \cdot I_2}{V_1 \cdot I_1} \quad (3)$$

Por otro lado, el ratio de potencia manejada por el convertidor ( $K_{pr}$ ) se define como la división entre la potencia manejada por el convertidor y la potencia de entrada ( 4 ).

$$K_{pr} = \frac{P_{conv}}{P_1} = \frac{V_1 \cdot I_{in}}{V_1 \cdot I_1} \quad (4)$$

Aplicando las ecuaciones ( 1 ), ( 2 ) y ( 3 ) dentro de ( 4 ), es posible obtener la curva de  $K_{pr}$  de una arquitectura IPOS en función de la ganancia estática de tensión ( $G = V_2/V_1$ ) ( 5 ).

$$K_{prIPOS} = 1 - \frac{\eta}{G} \quad (5)$$

Aplicando el mismo procedimiento en el resto de arquitecturas de la Figura 2, se obtendrían las ecuaciones de la Tabla 1.

Tabla 1. Ratios de potencia activa manejada por las diferentes arquitecturas de la Figura 2.

	FPC	IPOS	ISOP	IPOS inv.
$K_{pr}$	1	$1 - \frac{\eta}{G}$	$G - 1$	$1 - G$

Las ecuaciones de la Tabla 1 se grafican en la Figura 3.

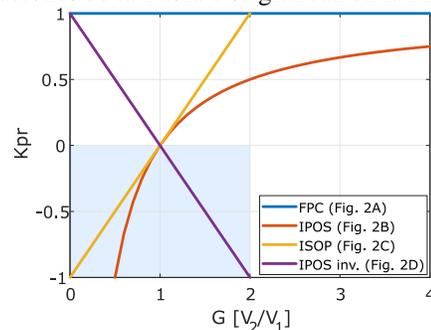


Figura 3. Ratio de potencia activa manejada en función de la ganancia estática de tensión.

En base a la Figura 3, se observa que a la hora de elegir la arquitectura PPC adecuada para una aplicación determinada, es importante tener en cuenta si se desea elevar o disminuir el nivel de tensión:

- Disminución del nivel de tensión ( $V_1 > V_2$ ): en este caso, las tensiones  $V_{out}$  de la Figura 2b y  $V_{in}$  de la Figura 2c serán negativas. En consecuencia, el convertidor tendrá que ser capaz de invertir la polaridad las tensiones mencionadas y manejar el flujo de la potencia del convertidor en la otra dirección [5], zona sombreada de la Figura 3. Por otro lado, el convertidor de la Figura 2d, no necesitará ajuste alguno.
- Elevación del nivel de tensión ( $V_1 < V_2$ ): en este caso,  $V_{in}$  de la Figura 2d resultará en un valor negativo, lo que conlleva que el convertidor tenga que ser capaz de invertir la polaridad la tensión mencionada y manejar el flujo de potencia del convertidor en otra dirección, zona sombreada en la Figura 3. Los convertidores de la Figura 2b y la Figura 2c no se verían afectados, aunque a partir de  $G > 2$ , la arquitectura ISOP tendría un valor de  $K_{pr}$  mayor que 1.
- Disminución y elevación del nivel de tensión ( $V_1 < V_2$  y  $V_1 > V_2$ ): en este caso, cada convertidor de la Figura 2b, Figura 2c y Figura 2d deberá manejar de manera bidireccional el flujo de potencia y la polaridad de tensión.

En relación con las topologías aplicables en los convertidores mostrados en la Figura 2b, Figura 2c y Figura 2d, es muy importante tener en cuenta que deben ser topologías aisladas. De hecho, si no se aplica un aislamiento galvánico dentro del convertidor, no importa el estado de conmutación en el que se encuentren los semiconductores, la fuente de tensión  $V_1$  siempre

verá un cortocircuito. Queda mencionar que, aunque se apliquen topologías aisladas en arquitecturas PPC, el sistema en completo no se puede considerar como un sistema aislado galvánicamente, lo que puede ser inaceptable en ciertas aplicaciones. Otro problema común en las arquitecturas PPC mostradas en la Figura 2, es la sobre-tensión que aparece en el convertidor a raíz de la interacción entre los elementos parásitos y las altas frecuencias de conmutación [6]. Para evitar este efecto es necesario implementar circuitos de corte de tensión.

Aunque se ha mencionado que las topologías no aisladas no son aplicables en arquitecturas IPOS e ISOP, sí que es posible aplicarlas para aplicaciones de PPC. Sin embargo, en estos casos, las arquitecturas se convierten en sistemas más complejos. Ya no sólo existen 4 puertos en los convertidores (2 de entrada y 2 de salida), sino que además puede existir un número mayor de fuentes. En la Figura 4 se muestran dos ejemplos de ello. Por un lado, en la Figura 4a se observa un convertidor bidireccional no aislado para aplicaciones de almacenamiento de energía, donde existen hasta 3 fuentes de tensión. Por otro lado, la Figura 4b muestra un convertidor de 3 puertos conectado en paralelo a una serie de paneles fotovoltaicos.

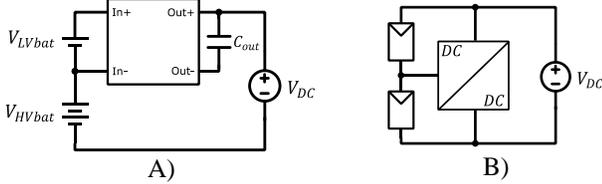


Figura 4. PPC no-aislados. A) Fraccional [7]. B) 3 puertos [8].

### III. PARÁMETROS DE COMPARACIÓN ENTRE ARQUITECTURAS

Para poder comparar diferentes factores que afectan en el comportamiento de un convertidor se ha optado por dividir en 3 partes la presente sección: (i) potencia activa y no activa manejada por el convertidor, (ii) factor de estrés del componente y (iii) eficiencia global del sistema.

#### A. Potencia manejada por el convertidor

De acuerdo con la definición dada por IEEE [9], durante el régimen permanente de un convertidor DC-DC, la energía manejada por componentes de almacenamiento (condensadores e inductores) y no es transferida de la fuente a la carga es considerada como flujo de potencia no activa ( $N$ ). No confundir con potencia reactiva ( $Q$ ). Teniendo esto en cuenta, se comparará no sólo la potencia activa manejada por el convertidor, sino que también la potencia no activa.

##### 1) Potencia activa

Siempre que se lleve a cabo una comparativa sobre la potencia manejada por un convertidor, es importante tener en mente los límites fundamentales de conversión de potencia [10],[11]. Existen 4 tipos de potencia activa:

1. La potencia diferencial ( $P_{dif}$ ) es la potencia mínima posible que debe ser procesada por el convertidor para una especificación de tensión y corriente dada.
2. La potencia directa ( $P_{dir}$ ) es la potencia que es transferida de la fuente a la carga sin causar ningún impacto en el

volumen o las pérdidas del convertidor.

3. La potencia nominal ( $P_{nom}$ ) es la suma de  $P_{dif}$  y  $P_{dir}$ .
4. La potencia interna ( $P_{int}$ ) es la potencia procesada por el convertidor, normalmente superior a  $P_{dif}$ .

Las ecuaciones (6)-(9) muestran como calcular dichas potencias.

$$P_{dif} = \min(I_{fuente}, I_{carga}) \cdot |V_{fuente} - V_{carga}| \quad (6)$$

$$P_{dir} = \min(I_{fuente}, I_{carga}) \cdot \min(V_{fuente}, V_{carga}) \quad (7)$$

$$P_{nom} = P_{dif} + P_{dir} \quad (8)$$

$$P_{int} = P_{int\_L} + P_{int\_C} + P_{int\_resonant} + P_{int\_T} \geq P_{dif} \quad (9)$$

En conclusión, la arquitectura implementada debe buscar reducir  $P_{dif}$  y aumentar  $P_{dir}$  en la mayor medida posible. Sin embargo, las ecuaciones (6),(7) no son aplicables a cualquier topología. De hecho, sólo son aplicables en aquellas topologías en las que exista un flujo de corriente directo desde la fuente a la carga, al menos durante un estado de conmutación. Para ejemplificarlo, la Figura 5 muestra los estados de conmutación de un convertidor en medio puente y un convertidor reductor-elevador. Como se puede observar en la Figura 5a, existe un estado de conmutación ( $Q_1$  ON  $Q_2$  OFF) en el que la corriente fluye directamente de  $V_1$  a  $V_2$ . En cambio, en la Figura 5b no existe estado de conmutación en el que se permita un flujo de la corriente de una fuente a otra ( $P_{dir} = 0$ ). Por ello, las ecuaciones (6),(7) sólo serían aplicables en el convertidor de la Figura 5a. Para el caso del convertidor de la Figura 5b,  $P_{dir} = 0$  y  $P_{dif} = P_{nom}$ .

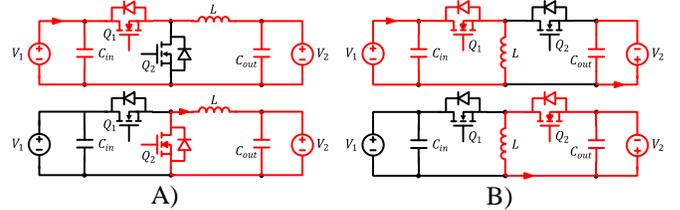


Figura 5. Flujo de la corriente en los estados de conmutación en un convertidor A) Convertidor en medio puente. B) Convertidor reductor-elevador.

##### 2) Potencia no activa

La potencia no activa se considera como aquella que no resulta en potencia activa a ninguna frecuencia [5],[12]. La energía que es almacenada y entregada por componentes reactivos causa pérdidas, y por lo tanto, los principales componentes que consumen potencia no activa son los condensadores y las inductancias, ver (10),(11).

$$N_L = \sum_{i=1} \frac{E_{NL_i}}{T_s} = \sum_{i=1} 2 \cdot \frac{\Delta E_{L_i}}{T_s} \quad (10)$$

$$= \sum_{i=1} L_i \cdot \frac{I_{L_{i,max}}^2 - I_{L_{i,min}}^2}{T_s}$$

$$N_C = \sum_{i=1} \frac{E_{NC_i}}{T_s} = \sum_{i=1} 2 \cdot \frac{\Delta E_{C_i}}{T_s} \quad (11)$$

$$= \sum_{i=1} C_i \cdot \frac{V_{C_{i,max}}^2 - V_{C_{i,min}}^2}{T_s}$$

Donde,  $T_s$  es el periodo de conmutación,  $I_{L_{max-min}}$  son los valores pico de la corriente de la inductancia y  $V_{C_{max-min}}$  son los valores pico de la tensión del condensador.

Después, se ha de calcular la potencia no activa de entrada y salida del convertidor ( 12 ),( 13 ).

$$N_{in} = \sqrt{S_{in}^2 - P_{in}^2} \quad (12)$$

$$N_{out} = \sqrt{S_{out}^2 - P_{out}^2} \quad (13)$$

Finalmente, la potencia no activa total manejada por el convertidor es el resultado de la suma de la anteriores potencias ( 14 ).

$$N_{total} = N_L + N_C + N_{in} + N_{out} \quad (14)$$

### B. Factor de estrés del componente

Otro parámetro importante a la hora de comparar el comportamiento de diferentes convertidores es el factor de estrés del componente (“Component Stress Factor”, CSF) [13]. Este método cuantifica el estrés que sufren los componentes del convertidor y es útil para medir el comportamiento del convertidor. En primer lugar, los cálculos se dividen en 3 grupos: semiconductores (SCSF), bobinas (WCSF) y condensadores (CCSF), descritos en las ecuaciones ( 15 )-( 17 ) respectivamente.

$$SCSF_i = \frac{W_i}{\sum_j W_j} \cdot \frac{V_{max}^2 \cdot I_{rms}^2}{P^2} \quad (15)$$

$$WCSF_i = \frac{W_i}{\sum_j W_j} \cdot \frac{\widehat{V}_{max}^2 \cdot I_{rms}^2}{P^2} \quad (16)$$

$$CCSF_i = \frac{W_i}{\sum_j W_j} \cdot \frac{V_{pk}^2 \cdot I_{rms}^2}{P^2} \quad (17)$$

Donde,

- $\sum_j W_j$  representa la cantidad total de componentes.
- $W_i$  representa la cantidad del componente específico.
- $V_{max}$  para SCSF representa la máxima tensión que soportará el semiconductor en régimen permanente.
- $\widehat{V}_{max}$  para WCSF representa el máximo de la tensión media de la bobina.
- $V_{pk}$  para CCSF representa el pico máximo de tensión del condensador.

### C. Eficiencia del sistema

Por último, se calculará la eficiencia del sistema, que no la eficiencia del convertidor. Para este cálculo, se aplicará la ecuación ( 18 ), donde tan sólo se tienen en cuenta las tensiones y corrientes de la fuente de entrada y de la carga a la salida.

$$\eta = \frac{P_{out}}{P_{in}} \cdot 100 = \frac{V_{carga} \cdot I_{carga}}{V_{fuente} \cdot I_{fuente}} \cdot 100 \quad (18)$$

## IV. CASO DE ESTUDIO

Una vez definidos los parámetros y términos de comparación, en la presente sección se contrastan los resultados obtenidos. Para ello, a través del software MATLAB® Simulink, se han simulado dos arquitecturas diferentes: una arquitectura convencional FPC (Figura 2a) y otra PPC tipo

IPOS (Figura 2b). Para evitar la problemática del corto-circuito mencionada en la sección II, se ha optado por implementar la topología Flyback Bidireccional de la Figura 6.

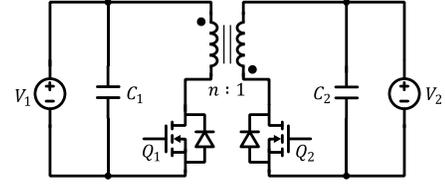


Figura 6. Esquema simplificado de un convertidor Flyback Bidireccional.

En cuanto a los parámetros de simulación, por un lado, se han establecido dos constantes: la tensión y potencia de la carga a la salida ( $V_2 = 40$  V y  $P_2 = 100$  W). Sin embargo, por otro lado, se han simulado tres relaciones de espiras ( $n$ ) diferentes:  $\frac{1}{4}$ , 1 y 4. Además, para cada valor de  $n$  se ha realizado un barrido de ciclo de trabajo ( $D$ ) entre 0.1 y 0.9 con saltos de 0.1. Por último, considerando que el convertidor funciona en modo de corriente continua, las ecuaciones ( 19 ) y ( 20 ) muestran la ganancia estática de tensión de ambas arquitecturas en función de  $n$  y  $D$ . De esta manera, se han podido calcular los valores de  $V_1$  para cada valor de  $n$  y  $D$ .

$$G_{FPC} = \frac{V_2}{V_1} = \frac{D}{n \cdot (1 - D)} \quad (19)$$

$$G_{IPOS} = \frac{V_2}{V_1} = 1 + \frac{D}{n \cdot (1 - D)} \quad (20)$$

### A. Potencia manejada

Este apartado se divide en dos: potencia activa y no activa.

#### 1) Potencia activa

La Figura 7a y la Figura 7b muestran la comparativa de  $K_{pr}$  ( 4 ) entre una arquitectura FPC y una PPC tipo IPOS, respectivamente. Comparando las Figura 7a y Figura 7b se puede observar que en la arquitectura FPC el convertidor maneja prácticamente el 100% de la potencia suministrada, es decir  $P_{dif} = 0$ . Sin embargo, en una arquitectura PPC tipo IPOS, el valor  $K_{pr}$  siempre se mantiene por debajo de 1 y aumenta su valor a medida que se incrementa el ciclo de trabajo o se reduce la relación de espiras. Esto se explica mediante la ecuación ( 20 ), donde un incremento de  $D$  o una disminución de  $n$  provocan un aumento de  $G$ . En consecuencia, sabiendo que  $P_{dif}$  es proporcional a la ganancia estática de tensión ( 6 ), un incremento de  $G$  provoca que la mínima potencia a manejar por el convertidor ( $P_{dif}$ ) aumente. Además, en la Figura 7b también se puede observar una seguida de marcadores tipo asterisco en rojo que representan el valor de  $P_{dif}$  para una relación de espiras constante ( $n = 1$ ). Dicha seguida de marcadores es el resultado de la ecuación ( 21 ), la cual se obtiene aplicando las ecuaciones ( 6 ) y ( 20 ). Como se puede observar en la Figura 7b, la potencia manejada por el convertidor PPC se asemeja al límite fundamental del convertidor ( $P_{dif}$ ), lo que significa que una arquitectura IPOS se acerca al límite fundamental.

$$P_{diff} = \min(I_{source}, I_{load}) \cdot \left| \frac{V_2}{1 + \frac{D}{n \cdot (1 - D)}} - V_2 \right| \quad (21)$$

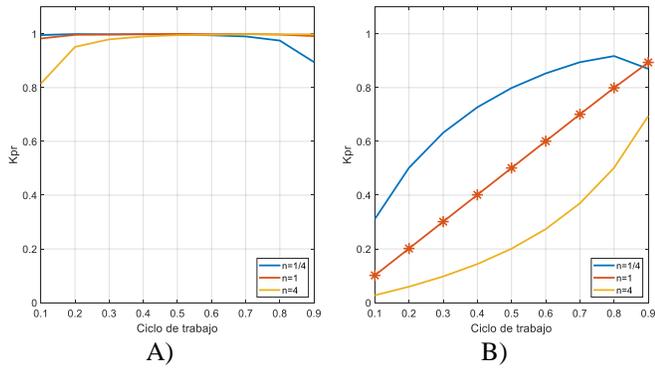


Figura 7. Potencia activa manejada por el convertidor para una arquitectura A) FPC. B) PPC tipo IPOS.

## 2) Potencia no activa

La Figura 8 muestra los resultados obtenidos de potencia no activa manejada por el convertidor en por unidad ( $\frac{N_{total}}{P_1}$ ). Al igual que con la potencia activa, el convertidor aplicado en una arquitectura FPC (Figura 8a) muestra unos resultados mayores que en una arquitectura PPC tipo IPOS (Figura 8b), especialmente en valores bajos de ciclo de trabajo. A medida que el ciclo de trabajo se va aumentando, los valores de potencia no activa de las dos arquitecturas se van asemejando, aunque los de la arquitectura tipo IPOS se siguen manteniendo por debajo. De la misma manera que ocurría en la Figura 7b, la potencia no activa que se muestra en la Figura 8b es menor cuanto mayor sea el valor de la relación de espiras. Esto significa que la potencia no activa también se relaciona con  $P_{dif}$  (21).

### B. Factor de estrés del componente

Con la intención de observar el estrés que sufrirían los componentes dentro del convertidor, la Figura 9 muestra los resultados obtenidos a partir de las ecuaciones (15)-(17). Teniendo en cuenta la Figura 6, los componentes a analizar son

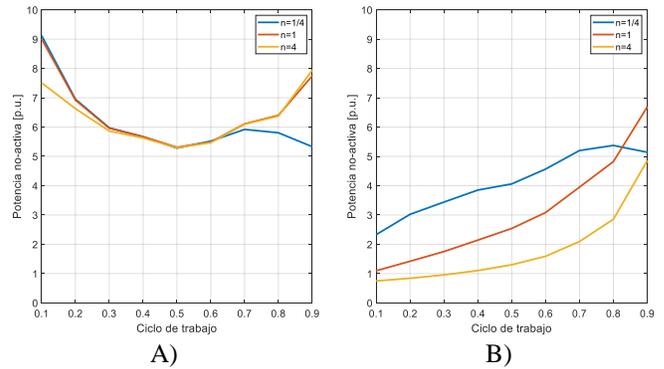


Figura 8. Potencia no activa manejada por el convertidor para una arquitectura A) FPC. B) PPC tipo IPOS.

los siguientes: 2 semiconductores ( $Q_1$  y  $Q_2$ ), una bobina (inductancia magnetizante del transformador) y 2 condensadores ( $C_1$  y  $C_2$ ). Por un lado, las Figura 9a, Figura 9b y Figura 9c cuantifican el factor de estrés de los componentes implementados en la arquitectura FPC. En este caso, los componentes que más sufren son los semiconductores (Figura 9a), seguidos por los condensadores (Figura 9c). Para ambos componentes el valor de  $n$  no afecta en el factor de estrés. En cambio, en el caso de la arquitectura IPOS (Figura 9d, Figura 9e y Figura 9f), el aumento de la relación de espiras sí que ayuda a reducir el factor de estrés. Por último, comparando la Figura 9a y la Figura 9d, se observa que con un ciclo de trabajo por debajo de 0.5, el factor de estrés de los semiconductores en una arquitectura PPC disminuye hasta un 90%.

### C. Eficiencia del sistema

Para terminar con la comparativa, la Figura 10 enfrenta las eficiencias obtenidas en ambas arquitecturas. Comparando los resultados, es observable que la eficiencia de la arquitectura tipo IPOS (Figura 10b) mejora en gran medida a la arquitectura

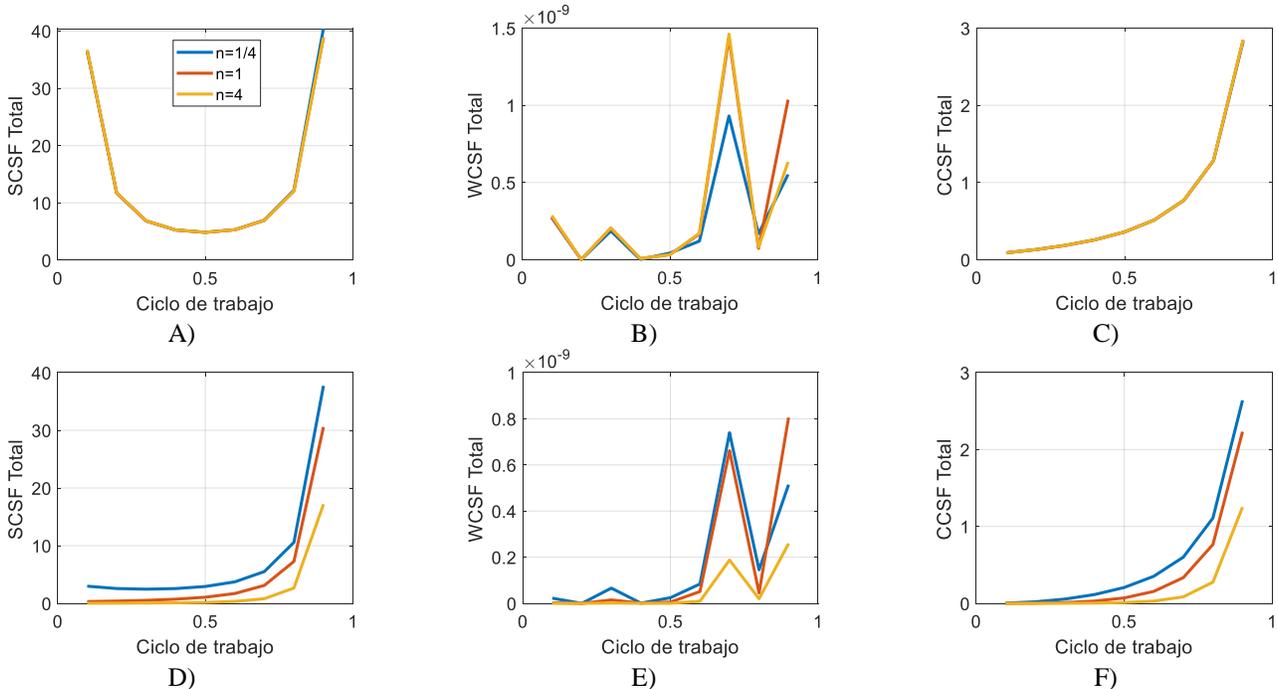


Figura 9. Factor de estrés del componente. A) SCSF en FPC. B) WCSF en FPC. C) CCSF en FPC. D) SCSF en IPOS. E) WCSF en IPOS. F) CCSF en IPOS.

FPC (Figura 10a), especialmente en valores bajos de ciclo de trabajo. De hecho, la Figura 10b muestra una eficiencia más constante en toda la gráfica, lo que demuestra mayor robustez en todo el rango de trabajo. Una vez más, en el caso de la arquitectura PPC, cuanto menor sea el valor de la relación de espiras, la eficiencia obtenida se reduce. Esta afirmación es una consecuencia directa del valor de  $K_{pr}$  en la Figura 7b. Es decir, mayor potencia manejada, peor eficiencia del sistema.

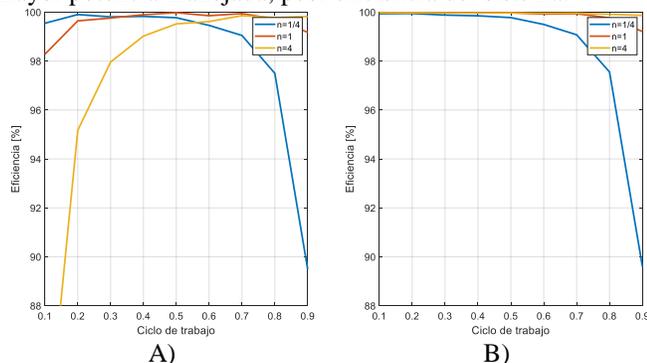


Figura 10. Eficiencia de la arquitectura. A) FPC. B) PPC tipo IPOS.

## V. CONCLUSIONES

En el presente documento se han analizado 2 arquitecturas diferentes: FPC y PPC tipo IPOS.

Por un lado, las comparativas en torno a la potencia manejada (tanto activa como no activa) concluyen que las arquitecturas tipo IPOS requerirán de un dimensionamiento de menor tamaño debido a la reducción de potencia a manejar. Además, esta ventaja se ve aún más beneficiada cuanto menor sea la ganancia estática de tensión. Por otro lado, en cuanto al factor de estrés de los componentes ocurre algo similar. A medida que se reduce el ciclo de trabajo, el estrés de los componentes de una arquitectura PPC disminuye, especialmente el de los semiconductores. Gracias a esta reducción del factor de estrés el comportamiento del convertidor mejora y su durabilidad aumenta. Por último, los resultados relacionados con la eficiencia global del sistema confirman que debido a la reducción de potencia manejada por el convertidor en arquitecturas PPC, la eficiencia global de la aplicación mejora.

En conclusión, si en la aplicación del convertidor no es necesario un aislamiento galvánico, la arquitectura PPC tipo IPOS ofrece una solución de menor tamaño (menor potencia manejada) y con menores pérdidas (mejor eficiencia).

## VI. LÍNEAS FUTURAS

En la presente sección se listan las propuestas de líneas futuras a investigar en torno a convertidores de potencia parcial.

- Desarrollar un prototipo de PPC que confirme los resultados de las simulaciones.
- Ampliar la comparativa presentada en este artículo a las demás arquitecturas avanzadas de la Figura 2 y aplicar la topología óptima para cada arquitectura.
- Investigar a cerca de la viabilidad de que una arquitectura PPC sea capaz de trabajar en todo el rango de la Figura 3, incluso en la área sombreada.

## REFERENCIAS

- [1] Enerdata, "World Power consumption | Electricity consumption | Enerdata," 2018. [Online]. Available: <https://yearbook.enerdata.net/electricity/electricity-domestic-consumption-data.html>. [Accessed: 06-Mar-2019].
- [2] Roland Irle, "EV-Volumes - The Electric Vehicle World Sales Database," 2018. [Online]. Available: <http://www.ev-volumes.com/>. [Accessed: 06-Mar-2019].
- [3] J. Qi and D. D.-C. Lu, "A Flyback Converter Based Partial Power Processing Structure for BESS with Voltage/Current Regulation and Battery Balancing Functionalities," *2017 IEEE Int. Telecommun. Energy Conf.*, pp. 381–386, 2017.
- [4] V. M. Iyer, S. Gulur, G. Gohil, and S. Bhattacharya, "Extreme fast charging station architecture for electric vehicles with partial power processing," *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, vol. 2018-March, pp. 659–665, 2018.
- [5] J. R. R. Zientarski, M. L. Da Silva Martins, J. R. Pinheiro, and H. L. Hey, "Series-Connected Partial-Power Converters Applied to PV Systems: A Design Approach Based on Step-Up/Down Voltage Regulation Range," *IEEE Trans. Power Electron.*, vol. 33, no. 9, pp. 7622–7633, 2018.
- [6] J. W. Zapata, S. Kouro, G. Carrasco, H. Renaudineau, and T. A. Meynard, "Analysis of Partial Power DC-DC Converters for Two-Stage Photovoltaic Systems," *IEEE J. Emerg. Sel. Top. Power Electron.*, no. May, 2018.
- [7] F. Xue, R. Yu, and A. Huang, "Fractional converter for high efficiency high power battery energy storage system," *2017 IEEE Energy Convers. Congr. Expo.*, pp. 5144–5150, 2017.
- [8] M. Kasper, D. Bortis, and J. W. Kolar, "Classification and Comparative Evaluation of PV Panel-Integrated DC-DC Converter Concepts," *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2511–2526, 2014.
- [9] IEEE, "IEEE Standard Definitions for the Measurements of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced or Unbalanced Conditions," *IEEE Std 1459-2010 (Revision IEEE Std 1459-2000)*, vol. 19 March, pp. 1–50, 2010.
- [10] T. G. Wilson, "Basic Considerations for DC to DC Conversion Networks," 1951.
- [11] J. A. Cobos, H. Cristóbal, D. Serrano, R. Ramos, J. A. Oliver, and P. Alou, "Differential power as a metric to optimize power converters and architectures," no. c, pp. 2168–2175, 2017.
- [12] J. Rafael, R. Zientarski, J. R. Pinheiro, M. Lúcio, and H. L. Hey, "Understanding the partial power processing concept: A case-study of buck-boost dc/dc series regulator," no. 1, 2015.
- [13] R. Pittini, M. C. Mira, Z. Zhang, A. Knott, and M. A. E. Andersen, "Analysis and Comparison Based on Component Stress Factor of Dual Active Bridge and Isolated Full Bridge Boost Converters for Bidirectional Fuel Cells Systems," 2014.